**Организация и функционирование ЭВМ**

**Лекция 5. Элементы памяти**

До сих пор мы изучали устройства, у которых значения на выходе зависят только от значений на входе, и которые ничего не помнят.

Данная лекция посвящена устройствам, которые могут помнить (хранить) информацию:
 **Триггер** – устройство для хранения одного бита информации (0 или 1).

**Регистр** – устройство для хранения нескольких битов
 (8битов=байт, 16 битов, 32, 64, 128 … )

 **Оперативная память**  – устройство для хранения множества байтов информации
 - та самая память Ваших компьютеров, которая сегодня
 измеряется в Гигабайтах (гига – 2^30 ~ 10^9 = 1 миллиард)
 Информацию в ОП можно записывать,
 можно также считывать информацию из ОП.
 При выключении питания информация в ОП пропадает.

 **Постоянная память** – устройство для хранения множества байтов информации
 - также имеется в Ваших компьютерах,
 Информацию в ПП нельзя записывать
 (она попадает туда при изготовлении ПП),
 можно считывать информацию из ПП.
 При выключении питания информация в ПП не пропадает.

 Память можно представлять себе как набор байтов, последовательно пронумерованных от 0.
 Для получения(чтения) информации из памяти требуется указать НОМЕР (адрес) байта, и в ответ приходит информация (из 8 нулей/единиц), которая содержится в памяти в байте с указанным номером.

Для сохранения(записи) информации в оперативную память требуется указать НОМЕР(адрес) байта и данные (8 ноликов/единичек), которые требуется записать в оперативную память в байт по указанному адресу.
 Возможно также считывание/запись одновременно нескольких (2,4,8) подряд идущих байтов, начиная с указанного адреса.
 **Вышеизложенная информация является базовой для изучения последующих тем.**

**Что делать на лекции для закрепления теории**

**Если чувствуете в себе силы – попробуйте решить контрольный срез
(только задачи на проектирование, отмеченные жирным шрифтом)**

Проектирование

Устройства памяти и представление чисел

Устройства памяти

Представление чисел

Контрольный срез

**Базовый**

****[**П. Задача №4**](http://dl.gsu.by/task.jsp?nid=1952187&cid=1190) **(524 / 11)**

[A. Задача №4](http://dl.gsu.by/task.jsp?nid=1952188&cid=1190)

**Проектирование**

****[**ЛФ. Device**](http://dl.gsu.by/task.jsp?nid=1952190&cid=1190) **(1377 / 4)**

****[**ТИ. Ноль-единица**](http://dl.gsu.by/task.jsp?nid=1952191&cid=1190) **( 590 / 9)**

****[**КС. 5-разрядный сумматор**](http://dl.gsu.by/task.jsp?nid=1952192&cid=1190) **(185 / 34)**

****[**ПА. Простые вычисления**](http://dl.gsu.by/task.jsp?nid=1952193&cid=1190) **( 45 / 110)**

**Пока не решена задача**

**Базовый**

****[**П. Задача №4**](http://dl.gsu.by/task.jsp?nid=1952187&cid=1190) **(524 / 11)**

**К другим задачам переходить нельзя.

На зачёт из этой темы необходимо решать 2 задачи:**

**Базовый**

****[**П. Задача №4**](http://dl.gsu.by/task.jsp?nid=1952187&cid=1190) **(524 / 11)**

**Проектирование**

****[**ЛФ. Device**](http://dl.gsu.by/task.jsp?nid=1952190&cid=1190) **(1377 / 4)**

**Если с контрольным срезом проблемы ,
лучше поработать в обучении к нему**

Устройства памяти и представление чисел

Устройства памяти

Представление чисел

Контрольный срез

**Базовый**

**Проектирование**

****[**ЛФ. Device**](http://dl.gsu.by/task.jsp?nid=1952190&cid=1190) **(1377 / 4)** [**Log**](http://dl.gsu.by/taskLogView.jsp?cid=1190&nid=1952190)

****[**ТИ. Ноль-единица**](http://dl.gsu.by/task.jsp?nid=1952191&cid=1190) **(590 / 9)** [**Log**](http://dl.gsu.by/taskLogView.jsp?cid=1190&nid=1952191)

****[**КС. 5-разрядный сумматор**](http://dl.gsu.by/task.jsp?nid=1952192&cid=1190) **(185 / 34)** [**Log**](http://dl.gsu.by/taskLogView.jsp?cid=1190&nid=1952192)

****[**ПА. Простые вычисления**](http://dl.gsu.by/task.jsp?nid=1952193&cid=1190) **(45 / 110)** [**Log**](http://dl.gsu.by/taskLogView.jsp?cid=1190&nid=1952193)

**Программирование**

**Обучение**

****Арифметические знаковые выражения - проектирование

**Flash-задания (введение)**

**Флеш-задания (сравнение)**

****[**1. Подключение тестовых файлов в HLCCAD**](http://dl.gsu.by/task.jsp?nid=1952226&cid=1190)Карты Карно

Далее излагается более подробная информация об устройствах памяти для общего развития и возможности решать задачи на проектирование схем с памятью.

**Стандартные схемы с памятью:
триггер, регистр, счётчик, ОЗУ, ПЗУ**

* [**Триггер статический**](http://dl.gsu.by/NTheory/669.512.th/index.htm#1)
* [**Триггер динамический по переднему фронту**](http://dl.gsu.by/NTheory/669.512.th/index.htm#2)
* [**Триггер динамический по заднему фронту**](http://dl.gsu.by/NTheory/669.512.th/index.htm#3)
* [**Регистр статический**](http://dl.gsu.by/NTheory/669.512.th/index.htm#4)
* [**Регистр динамический по переднему фронту**](http://dl.gsu.by/NTheory/669.512.th/index.htm#5)
* [**Регистр динамический по заднему фронту**](http://dl.gsu.by/NTheory/669.512.th/index.htm#6)
* [**Счётчик**](http://dl.gsu.by/NTheory/669.512.th/index.htm#7)
* [**Оперативное запоминающее устройство (ОЗУ)**](http://dl.gsu.by/NTheory/669.512.th/index.htm#8)
* [**Постоянное запоминающее устройство (ПЗУ)**](http://dl.gsu.by/NTheory/669.512.th/index.htm#9)

**Триггер статический**



Статический триггер имеет два входа и один выход.
На вход D (Data - данные) подаётся бит (1 или 0), который требуется запомнить.
На вход C (Control - управление)
 подаётся бит разрешающий(1) или запрещающий(0) запись.
На выходе Q стоит текущее хранимое значение.

Когда на входе C стоит 1 информация с входа D записывается в память триггера
 и выдаётся на его выход Q.
Когда на входе C стоит 0 информация с входа D игнорируется
 на выход Q выдаётся содержимое памяти триггера.

При реальном проектировании схем такой триггер неудобен в управлении, поэтому на практике используются динамические триггеры – по переднему и заднему фронту.

В динамическом триггере по переднему фронту запись в память осуществляется только в момент времени, когда сигнал на линии C меняет своё значение с 0 на 1.

В динамическом триггере по заднему фронту запись в память осуществляется только в момент времени, когда сигнал на линии C меняет своё значение с 1 на 0.

**Триггер динамический по переднему фронту**



**Триггер динамический по заднему фронту**



**Регистр статический**



Статический K-битовый регистр, представленный на рисунке выше
 это фактически K триггеров с единым входом управления. Тем самым обеспечивается одновременная запись/считывание K битов информации.

Аналогично триггеру, имеются динамический регистр по переднему и заднему фронту.

**Регистр динамический по переднему фронту**



**Регистр динамический по заднему фронту**



**Счетчик**



Счётчик - это регистр, который кроме режимов загрузки и хранения имеет дополнительно режимы сброса в 0, прямого и обратного счёта.

**Оперативное запоминающее устройство (ОЗУ)**

Имеет также синонимы RAM (Random Access Memory), память с произвольным доступом, **оперативная память**.



**Постоянное запоминающее устройство (ПЗУ)**

Имеет также синонимы ROM (Read Only Memory), память только для чтения, **постояннная память**.



**Рекомендации по решению задач с памятью (триггеры/регистры)**

1. **Сдвоенный триггер(регистр) рисуем дружка за дружкой, выход первого соединяем со входом второго, выход второго на входы вычислений и выход схемы**
2. **На первом триггере(регистре) делаем управление по переднему фронту, на втором – по заднему и на оба подаём CLK**
3. **Добавляем тактовый генератор и выставляем задержки 10 для 1 и 0**
4. **Отдельно вычисляем условия c1, c2, c3**
5. **Отдельно вычисляем варианты ответов d1, d2, d3**
6. **Делаем схему c1&d1 v c2&d2 v c3&d3 c выходом прямо на вход первого триггера**

**Получится универсальная схема легко понимаемая и распространяемая на все задачи с памятью.**

**В некоторых случаях схема может чуть упроститься если использовать вход R – сброса в 0 триггера(регистра)**